

Architettura degli Elaboratori

8 - Reti Sequenziali Sincrone: Analisi e Sintesi

Zeynep KIZILTAN

Dipartimento di Scienze dell'Informazione
Università degli Studi di Bologna

Anno Accademico 2007/2008

Sommario

Analisi di Reti Sequenziali Sincrone

Sintesi di Reti Sequenziali Sincrone

Analisi di Reti Sequenziali Sincrone

- ▶ L'obiettivo dell'analisi di un circuito sequenziale è dare una descrizione dell'evoluzione temporale degli ingressi, delle uscite e dello stato.
- ▶ Ricordate che un circuito sequenziale è composto da:
 - ▶ uno o più flip-flop;
 - ▶ una rete combinatoria.
- ▶ La parte combinatoria che genera i segnali applicati agli ingressi dei flip-flop può essere descritta da funzioni booleane.
- ▶ Tali funzioni sono denominate **equazioni d'ingresso ai flip-flop**.

Procedura d'Analisi

- ▶ A partire dallo schema circuitale, il processo d'analisi individua:
 - ▶ le equazioni d'ingresso ai flip-flop;
 - ▶ la tabella di stato oppure il diagramma di stato per descrivere il funzionamento del circuito sequenziale.
- ▶ Adesso vediamo come si ottengono le equazioni d'ingresso, la tabella di stato e il diagramma di stato...

Le Equazioni d'Ingresso

- ▶ Le equazioni d'ingresso sono ottenute analizzando la parte combinatoria:
 - ▶ Prima di tutto, associamo un nome ad ogni flip-flop incluso nella rete.
 - ▶ E.g. $A, B \dots$
 - ▶ Poi, associamo una variabile booleana ad ogni ingresso e ad ogni uscita di ogni flip-flop incluso nella rete. E.g.,
 - ▶ per il flip-flop A: D_A, A, \overline{A}
 - ▶ per il flip-flop B: D_B, B, \overline{B}
 - ▶ Per ogni ingresso di ogni flip-flop, possiamo costruire un'equazione $V = E$ dove:
 - ▶ V è la variabile associata all'ingresso;
 - ▶ E è l'espressione relativa a V costruita a partire dalla rete combinatoria.
 - ▶ E.g., $D_A = AX + BX, D_B = \overline{A}X$
- ▶ In modo analogo, possiamo costruire **equazioni di uscita** per ogni uscita della rete sequenziale.
 - ▶ E.g., $Y = (A + B)\overline{X}$

Tabella di Stato

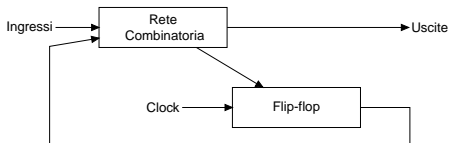
- ▶ A partire dalle equazioni d'ingresso e dalle equazioni di uscita relative ad un circuito sequenziale, è possibile costruire una tabella, detta **tabella di stato**, che metta in relazione ingressi, uscite e stato.
- ▶ Ogni tabella di stato è formata da quattro sezioni:
 1. stato presente;
 2. ingressi;
 3. stato futuro;
 4. uscite.

Tabella di Stato

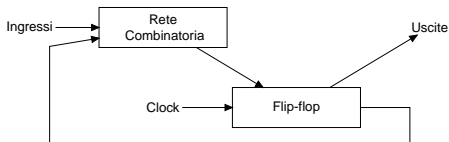
- ▶ Nella sezione **Stato presente** sono elencati tutti i possibili stati per i flip-flop all'istante t .
- ▶ Nella sezione **Ingressi** sono riportati i valori degli ingressi per ogni possibile stato presente.
- ▶ Nella sezione **Stato futuro**, sono elencati tutti i possibili stati dei flip-flop all'istante $t + 1$.
- ▶ Nella sezione **Uscite** sono elencati i valori delle uscite all'istante t per ogni combinazione dello stato presente e degli ingressi.

Circuiti di Mealy e di Moore

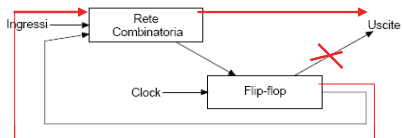
- ▶ I circuiti sequenziali (sincroni) si possono classificare in base alla relazione tra uscite, ingressi e stato.
- ▶ Se le uscite dipendono sia dagli ingressi sia dallo stato, allora il circuito si dirà di tipo **Mealy**.



- ▶ Se le uscite dipendono soltanto dallo stato, allora il circuito si dirà di tipo **Moore**.



Circuiti di Mealy e di Moore



- ▶ Un circuito di tipo Moore può sempre essere ricondotto ad un circuito di tipo Mealy.
- ▶ Basta collegare le uscite dei flip-flop alla rete combinatoria, e riportarle in uscita al circuito.

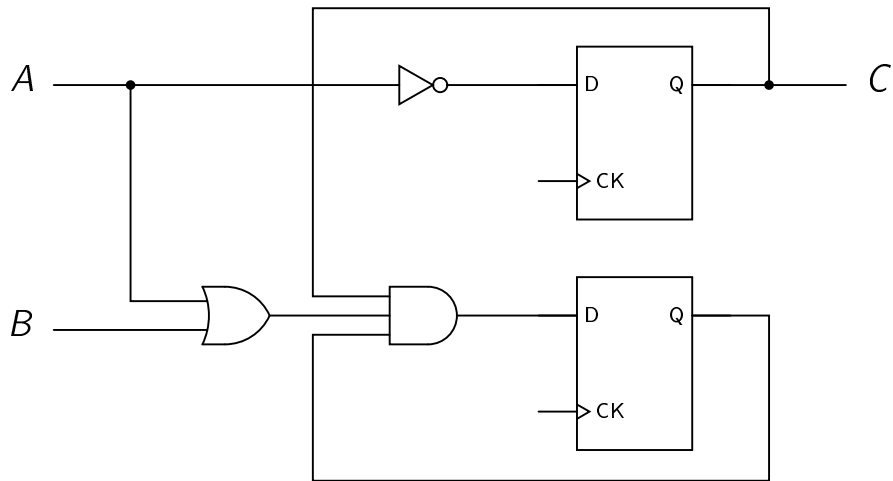
Diagramma di Stato

- ▶ Le informazioni presenti nella tabella di stato possono essere rappresentate graficamente nel cosiddetto **diagramma di stato**.
- ▶ Nel diagramma di stato:
 - ▶ ogni stato presente è rappresentato da un **cerchio**;
 - ▶ le transizioni tra gli stati sono indicate da archi orientati:
 - ▶ se in corrispondenza di uno stato presente S lo stato futuro è T , allora esiste una freccia che collega S a T ;
 - ▶ gli archi sono etichettati con gli ingressi che danno luogo alle transizioni corrispondenti.

Diagramma di Stato

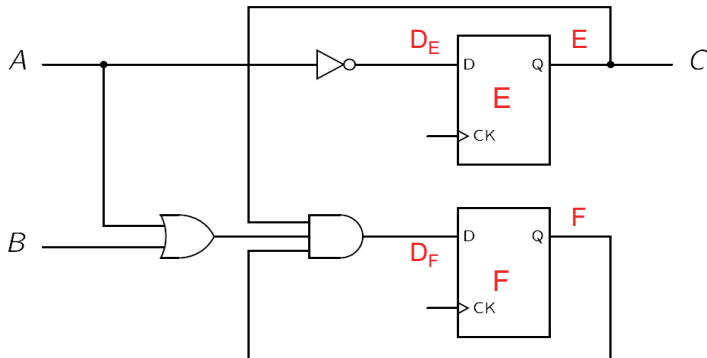
- ▶ Nei circuiti di tipo Mealy le uscite dipendono sia dallo stato che dagli ingressi.
 - ▶ Di conseguenza, occorre specificare il loro valore sulle **freccie**.
- ▶ Nei circuiti di tipo Moore, invece, le uscite dipendono solo dallo stato.
 - ▶ Di conseguenza, basta specificare il loro valore sugli **stati**.

Analisi di Reti Sequenziali Sincrone: Esempio



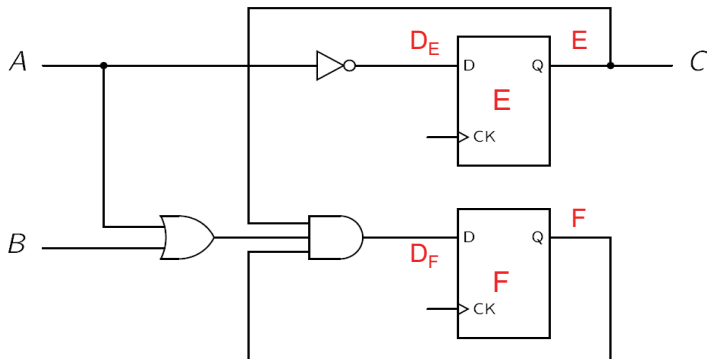
Analisi di Reti Sequenziali Sincrone: Esempio

- ▶ Associamo un nome ad ogni flip-flop.
 - ▶ E e F
- ▶ Associamo una variabile booleana ad ogni ingresso e ad ogni uscita dei flip-flop.
 - ▶ D_E, E, D_F, F



Analisi di Reti Sequenziali Sincrone: Esempio

- ▶ Le equazioni d'ingresso sono ottenute analizzando la parte combinatoria:
 - ▶ $D_E = \bar{A}$
 - ▶ $D_F = E(A + B)F$
- ▶ Similmente: $C = E$



Analisi di Reti Sequenziali Sincrone: Esempio

- ▶ La tabella elenca tutte le combinazioni dello stato presente e degli ingressi.
- ▶ Lo stato futuro è ottenuto dalle equazioni d'ingresso:

$$E(t+1) = D_E = \bar{A} \quad F(t+1) = D_F = E(A+B)F$$

Stato presente		Ingressi		Stato futuro		Uscite
E	F	A	B	D_E	D_F	C
0	0	0	0	1	0	0
0	0	0	1	1	0	0
0	0	1	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	1	0	0
0	1	0	1	1	0	0
0	1	1	0	0	0	0
0	1	1	1	0	0	0
1	0	0	0	1	0	1
1	0	0	1	1	0	1
1	0	1	0	0	0	1
1	0	1	1	0	0	1
1	1	0	0	1	0	1
1	1	0	1	1	1	1
1	1	1	0	0	1	1
1	1	1	1	0	1	1

Analisi di Reti Sequenziali Sincrone: Esempio

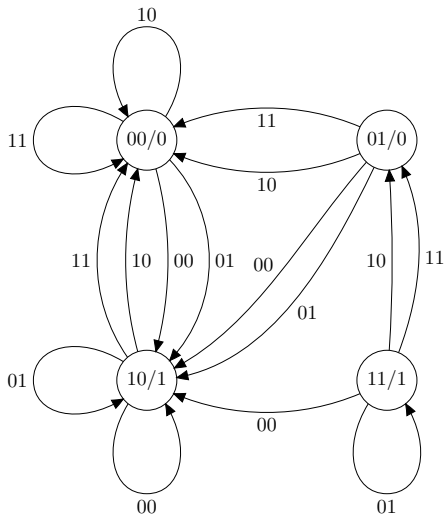
- L'uscita C è ottenuta dalla equazione di uscita:

$$C = E$$

Stato presente		Ingressi		Stato futuro		Uscite
E	F	A	B	D_E	D_F	C
0	0	0	0	1	0	0
0	0	0	1	1	0	0
0	0	1	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	1	0	0
0	1	0	1	1	0	0
0	1	1	0	0	0	0
0	1	1	1	0	0	0
1	0	0	0	1	0	1
1	0	0	1	1	0	1
1	0	1	0	0	0	1
1	0	1	1	0	0	1
1	1	0	0	1	0	1
1	1	0	1	1	1	1
1	1	1	0	0	1	1
1	1	1	1	0	1	1

Analisi di Reti Sequenziali Sincrone: Esempio

- Il diagramma di stato rappresenta la tabella di stato graficamente.



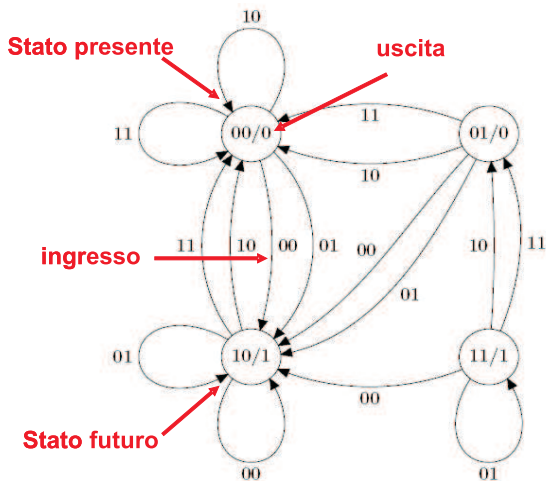
Analisi di Reti Sequenziali Sincrone: Esempio

- E.g. Si consideri la prima riga della tabella di stato.

Stato presente		Ingressi		Stato futuro		Uscite
<i>E</i>	<i>F</i>	<i>A</i>	<i>B</i>	<i>D_E</i>	<i>D_F</i>	<i>C</i>
0	0	0	0	1	0	0
0	0	0	1	1	0	0
0	0	1	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	1	0	0
0	1	0	1	1	0	0
0	1	1	0	0	0	0
0	1	1	1	0	0	0
1	0	0	0	1	0	1
1	0	0	1	1	0	1
1	0	1	0	0	0	1
1	0	1	1	0	0	1
1	1	0	0	1	0	1
1	1	0	1	1	1	1
1	1	1	0	0	1	1
1	1	1	1	0	1	1

Analisi di Reti Sequenziali Sincrone: Esempio

- ▶ La riga corrisponde al cerchio in alto a sinistra con la transizione verso il basso.
- ▶ Siccome il circuito è il tipo Moore, le uscite sono indicate sugli stati.



Analisi con Flip-Flop JK

- ▶ Nel caso del flip-flop D, i valori dello stato futuro sono ottenuti direttamente dalle equazioni d'ingresso, perché:

$$Q(t + 1) = D$$

- ▶ L'analisi con flip-flop JK invece richiede più passaggi:
 - ▶ lo stato futuro dipende sia dai valori degli ingressi sia dagli stati presenti.

$$Q(t + 1) = J\bar{Q} + \bar{K}Q$$

Analisi con Flip-Flop JK

- ▶ Quindi, la procedura dell'analisi con flip-flop JK è come segue:
 - ▶ Tramite le equazioni d'ingresso, determinare i valori degli ingressi ai flip-flop per tutte le combinazioni dello stato presente e degli ingressi.
 - ▶ Utilizzare la tabella caratteristica o l'equazione caratteristica del flip-flop JK per determinare lo stato futuro.

Flip-flop JK

J	K	$Q(t+1)$
0	0	$Q(t)$
0	1	0
1	0	1
1	1	$\overline{Q(t)}$

$$Q(t+1) = J\overline{Q} + \overline{K}Q$$

Analisi con Flip-Flop JK: Esempio

- ▶ Analizzare un circuito sequenziale che ha due flip-flop JK, indicati con A e B, un ingresso X e le seguenti equazioni d'ingresso ai flip-flop:
 - ▶ $J_A = B$
 - ▶ $J_B = \overline{X}$
 - ▶ $K_A = B\overline{X}$
 - ▶ $K_B = A\overline{X} + \overline{A}X$

Analisi con Flip-Flop JK: Esempio

- ▶ La tabella elenca tutte le combinazioni dello stato presente e degli ingressi, come prima.
- ▶ Si derivano i valori di J_A , K_A , J_B , K_B utilizzando le equazioni d'ingresso.
- ▶ Si derivano i valori dello stato futuro, utilizzando la tabella caratteristica.

Stato presente		Ingressi	Stato futuro		Ingressi ai Flip-Flop			
A	B	X	A	B	J_A	K_A	J_B	K_B
0	0	0	0	1	0	0	1	0
0	0	1	0	0	0	0	0	1
0	1	0	1	1	1	1	1	0
0	1	1	1	0	1	0	0	1
1	0	0	1	1	0	0	1	1
1	0	1	1	0	0	0	0	0
1	1	0	0	0	1	1	1	1
1	1	1	1	1	1	0	0	0