Corso di Architettura degli Elaboratori
Prova parziale del 10 Novembre 2007
Tempo a disposizione: ore 1:30.

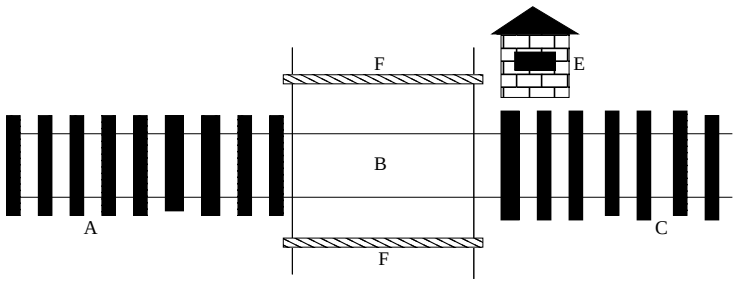
Si ricorda che:

- Per quanto possibile, occorre scrivere in bella calligrafia (il testo illeggibile non verrà preso in considerazione).
- Su tutti i fogli che vi abbiamo consegnato occorre riportare cognome, nome e numero di matricola.
- Occorre riportare in modo chiaro tutti i passi che portano alla determinazione del risultato.
- Il numero dell'esercizio che si sta svolgendo va sempre riportato in modo chiaro.
- Non è consentita la consultazione di appunti, libri, etc.
- Non è consentito l'uso di calcolatrici, telefoni cellulari, etc.
- Non è concesso chiedere alcunché ai docenti e agli altri studenti.

Esercizio 1. *(Punti 8)*
Si vuole costruire un circuito combinatorio che funga da controllore per le barriere di un passaggio a livello. Si tenga conto che:

- Esistono tre sensori A, B e C che rilevano la presenza di un treno in tre punti della ferrovia. La distanza tra A e B è di 15 metri, mentre quella tra B e C è di 18 metri.
- Le sbarre sono comandate da un segnale binario F che viene valorizzato a 1 se occorre chiudere le barriere e a 0 se occorre tenere aperte le barriere.
- Occorre tenere chiuse le barriere ogniqualvolta almeno uno dei tre sensori segnala la presenza di un treno.
- Esiste poi un segnale E di abilitazione del sistema. Solo se $E = 1$ il sistema deve funzionare. Se, invece $E = 0$, le barriere devono rimanere comunque aperte.
- Nel tratto di ferrovia in considerazione può circolare al più un treno alla volta. Inoltre, i treni che possono circolare su questo tratto di ferrovia sono lunghi al più 20 metri.

Schematicamente, la situazione è la seguente.



Si proceda come segue:

a) Si costruisca la tabella di verità per la funzione booleana $F(A, B, C, E)$.
b) Si dia un'espressione booleana in somma di mintermini per $F(A, B, C, E)$.
c) Si applichi a $F(A, B, C, E)$ la procedura di semplificazione formale basata sulle mappe di Karnaugh e sugli implicanti primi essenziali, ottenendo un espressione in somma di prodotti.
d) Si costruiscano un circuito combinatorio a due livelli e un circuito combinatorio contenente solo porte NAND per $F(A, B, C, E)$.

Esercizio 2. *(Punti 4)*
Utilizzando il circuito full-adder FA visto a lezione si costruisca un sommatore per numeri binari con segno di 4 bit rappresentati in complemento a 2. Oltre alle 4 uscite relative al risultato, il sommatore ha un uscita W che vale 1 se e solo se la somma dei due numeri binari in ingresso produce un overflow. Oltre ad una o più istanze di FA, il sommatore deve contenere una sola porta logica.

Esercizio 3. *(Punti 3)*
Si calcolino i risultati delle seguenti operazioni aritmetiche:
a) La somma di 75234 e 4437 in ottale.
b) La somma di $F43A$ e $511C$ in esadecimale.

Esercizio 4. *(Punti 5)*
Supponiamo di voler confrontare due sistemi di calcolo: il sistema M dispone di una cache molto veloce e di una memoria principale molto lenta. Il sistema N dispone di una cache e di una memoria principale moderatamente veloci. Per il sistema M, il tempo di accesso in memoria è 50 ns e il tempo di accesso alla cache è 1 ns. Per il sistema N, il tempo di accesso alla memoria è 20 ns, mentre in tempo di accesso alla cache è 5 ns. Siano h_M l'hit ratio nel sistema M e h_N l'hit ratio nel sistema N. Si ottenga una semplice disequazione che sia vera se e solo se il tempo medio di acceso in memoria per M è più piccolo del tempo medio di accesso in memoria per il sistema N.

Esercizio 5. *(Punti 5, la risposta occupi al massimo 12 righe)*
Si descrivano le principali forme di parallelismo a livello di processore.

Esercizio 6. *(Punti 5, la risposta occupi al massimo 8 righe)*
Si descrivano le principali novità introdotte dalla famiglia IBM System/360.