Universita' degli Studi di Bologna
Corso di Laurea in Informatica
Architettura degli Elaboratori
A.A. 1998/1999

Prova Scritta di esame del corso di Architettura degli Elaboratori

6 Ottobre 1999

MATRICOLA.....

NOME.....**COGNOME**.....

COMPITO A

Rispondere agli esercizi scrivendo una traccia del procedimento nello spazio previsto.
Non saranno validi gli esercizi che riportano solo il risultato.

PARTE I

1) Calcolare la somma S delle cifre del proprio numero di matricola
   (es. 2314 ==> S = 2+3+1+4 = 10) ed esprimere il valore
   xxx = (S mod 4)
   in binario naturale (su tre bit):

xxx = ___

2) Sottrarre i seguenti valori (a) e (b) espressi in codifica in virgola
   mobile Standard IEEE 754 su 32 bit, con base di polarizzazione
   01111111 (127) esprimendo il risultato in codifica Standard 754, e in
   decimale. Sostituire in xxx i tre bit ottenuti nell'esercizio 1.
   Scrivere una traccia del procedimento e i risultati.

   (a) 0 10000100 01101101001000000000000 -
   (b) 0 10000011 0100xxx1000000000000000

```
                                0 10000100 01101101001000000000000 -
                                0 10000011 0100xxx1000000000000000
                                -----------------------------------
(Risultato in Standard 754) =



(Risultato in decimale)     =___________________________________
```

3) Si supponga di avere la seguente porzione di programma assembler:

```
                                          D3          (A0)
              ...                                   ind. $1200
              LEA       VET,A0                      ind. $1201
              MOVE.L    #3, D3                      ind. $1202
   LABEL_1    MOVE.B    (A0)+, D1                   ind. $1203
              MOVE.B    (A0)+, D2                   ind. $1204
              ADD.B     D2,D1                       ind. $1205
              MOVE.B    D1,(A0)+                    ind. $1206
              ADDA      #2,A0                       ind. $1207
              SUBQ      #1, D3                      ind. $1208
              BNZ       LABEL_1                     ind. $1209
              TRAP      #0                          ind. $120A
                                                    ind. $120B
              ORG     $1200                         ind. $120C
      VET     DS.B    $100                          ind. $120D
                                                    ind. $120E
                                                    ind. $120F
```

Si assuma di disporre di una cache Associativa inizialmente vuota, composta da slot il cui campo dati puo' contenere 4 Bytes.
Il tempo di accesso alla cache e' c=50 microsec. e il tempo di accesso alla RAM e' m=225 microsec.
Quale e' il tempo medio di accesso (TMA) ottenuto dopo l'esecuzione del programma?
Suggerimento: per ogni lettura o scrittura di dati della RAM si osserva se il dato e' in cache. In caso contrario il blocco dati deve essere caricato dalla RAM alla cache, come avviene nel progetto.

TMA=_____

PARTE II

4) Scrivere un programma Assembler MOTOROLA 68000 che definisca lo stack e il proprio codice rilocato a partire dalla locazione $1000.
Si assuma di avere la seguente definizione di vettore a valori interi su 8 bit:

```
            ORG     $2000
  VET       DS.B    $100
```

Scrivere un programma che inverta l'ordine con cui sono memorizzati i valori nel vettore. (Cioe' l'ultimo elemento del vettore deve essere scambiato col primo, il penultimo col secondo, ecc.)
Commentare brevemente il codice del programma e le scelte di programmazione effettuate.

5) Sia data la seguente porzione di programma assembler Motorola:

```
                                                D0      D1      D2      A0      SP
   ......
            ORG         $1000
   STACK    EQU         $1000
   LENGHT   EQU         $9
   START    LEA         STACK,SP
            LEA         VET,A0
            MOVEQ       #LENGHT,D0
            CLR.L       D1

   LAB1     MOVE.W      (A0)+,D1
            MOVE.L      D1,D2
            ORI         #0,D1
            ANDI        #1,D1
            BZ          PUSH
   RET      SUBQ        #1,D0
            BNE         LAB1

   PUSH     MOVE.W      D2,-(SP)
            BRA         RET

            ORG         $1200
  VET       DC.W        1,2,3,4,5,6,7,8,9
            END
   ......
```

Quale sara' lo stato finale dello stack (in ordine di pop)?

Valori finali nello stack = _____

Quale e' l'indirizzo esadecimale finale di SP?

ind. SP = $_____

MATRICOLA.....

NOME.....**COGNOME**.....

6) Utilizzando solo multiplexer a due ingressi di selezione, progettare un circuito combinatorio con la stessa funzionalita' di un decoder a due ingressi. Mostrare solo la soluzione architetturale completa ottenuta.

7) Utilizzando solo operatori NAND, si progetti il minimo circuito combinatorio in grado di implementare un FULL ADDER.