Universita' degli Studi di Bologna
Corso di Laurea in Informatica
Architettura degli Elaboratori
A.A. 1998/1999

Prova Scritta di esame del corso di Architettura degli Elaboratori

1 Giugno 1999

MATRICOLA............................

NOME...**COGNOME**.....................................

COMPITO A

PARTE I

```
1) Calcolare la somma S delle cifre del proprio numero di matricola
   (es. 2314 ==> S = 2+3+1+4 = 10) ed esprimere il valore
                        xx = (S mod 4)
   in binario naturale (su due bit):



                                                            xx = __

2) Esprimere il seguente valore espresso in base dieci, secondo la
   codifica in virgola mobile Standard IEEE 754 su 32 bit, con base
   di polarizzazione 01111111 (127):




    a) -0.15625        _ ________ _______________________
```

Dopo avere sostituito le due cifre binarie xx ottenute al punto (1)
xx = (somma delle cifre del proprio numero di matricola) modulo 4,
esprimere il seguente valore espresso in codifica Standard IEEE 754,
in base dieci:

b) ________ 0 01111110 10xx000000000000000000

Eseguire l'operazione a+b (mostrando una traccia del procedimento)
secondo lo standard IEEE 754 e dare la rappresentazione del
risultato su 32 bit.

a+b = _ ________ _______________________

3) Una macchina dotata di memoria cache ha una percentuale di parole
trovate in cache (hit ratio) h = 90%.
Il tempo medio effettivo di accesso a una parola (TMA) ottenuto
e' stato uguale a TMA = 150 nS.
Sapendo che il tempo di accesso alla cache c e' uguale a 100 nS,
a quanto ammonta il tempo di accesso alla memoria m?

____

4) Si deve progettare una cache per una macchina la cui memoria RAM e' di 2^24 Bytes, suddivisi in blocchi di dimensione pari a 16 Bytes. La cache dovra' permettere l'allocazione di un blocco intero di memoria (16 Bytes) in uno slot della cache, per un totale di 2048 slot. Si intende organizzare la cache secondo la struttura Direct Mapping.

a) Quanti blocchi diversi di RAM sara' possibile caricare in uno qualsiasi degli slot della cache?

Numero Blocchi:____________________

b) In quale slot della cache viene caricato il blocco $07F8 di RAM? (scrivere l'indirizzo dello slot di cache in base dieci)

Indirizzo:______________________

PARTE II

5) Scrivere un programma Assembler MOTOROLA 68000 che definisca l'area di stack a partire dall'indirizzo $1000, e definisca il proprio codice rilocato a partire dalla locazione $2000. Assumendo di avere la seguente definizione di un array di word (valori a 16 bit)

```
          ORG     $3000
ARRAY     DC      $0A, $02, $10, $3C
```

il programma deve calcolare la SOMMA e l'OR logico dell'ARRAY di valori e memorizzare i risultati sullo stack (memorizzare prima la SOMMA, poi l'OR).

Quale e' il valore della SOMMA memorizzato? $__

Quale e' il valore dell'OR memorizzato? $__

Quale e' il nuovo indirizzo dello stack pointer dopo la memorizzazione dei due risultati?

$____

6) Data la seguente porzione di programma Assembler Pentium (8086):

```
......
XOR CX, CX
XOR AX, AX
MOV AX, #100
MOV CX, #25H   (N.B. H ==> valore esadecimale)
AND AX, CX
......
```

Quale valore e' contenuto in AX e in CX dopo l'istruzione AND?

AX = ____H
CX = ____H

MATRICOLA..............................

NOME...COGNOME.....................................

7) Si sintetizzi utilizzando forme PS il piu' piccolo circuito combinatorio in grado di implementare una ALU ad un bit capace di eseguire le seguenti operazioni: somma dei due bit di ingresso, AND booleano dei due bit di ingresso. Per semplicita', il candidato mostri nell'apposito spazio SOLO le corrispondenti mappe di Karnaugh, con relative coperture ottime.

8) Potendo utilizzare solo Decoder a 3 ingressi e porte OR, si progetti la piu' piccola rete logica in grado di sintetizzare la seguente funzione combinatoria:

$$\sum_4 (2, 5, 7, 10, 13, 15) \qquad .$$

Si mostri nell'apposito spazio SOLO l'espressione minima ottenuta.