Universita' degli Studi di Bologna
Corso di Laurea in Informatica
Architettura degli Elaboratori
A.A. 1999/2000

Prova Scritta di esame del corso di Architettura degli Elaboratori

11 Dicembre 2000

MATRICOLA.....

NOME.....**COGNOME**.....

COMPITO A

Rispondere agli esercizi scrivendo una traccia del procedimento nello spazio previsto.
Non saranno validi gli esercizi che riportano solo il risultato.

PARTE I

1) Calcolare la somma S delle cifre del proprio numero di matricola
(es. 2314 ==> S = 2+3+1+4 = 10) ed esprimere il valore
xx = (S mod 3)
in binario naturale (su due bit):

xx = ___

2) Sottrarre i seguenti valori (a) e (b) espressi in codifica in virgola mobile Standard IEEE 754 su 32 bit, con base di polarizzazione 01111111 (127) esprimendo il risultato in codifica Standard 754, e in decimale. Sostituire in xx i due bit ottenuti nell'esercizio 1. Scrivere una traccia del procedimento e i risultati.

(a) 0 100001xx 01101101001000000000000 -
(b) 0 10000011 01001001000000000000000

```
                      (a)      0 100001xx 01101101001000000000000 -
                      (b)      0 10000011 01001001000000000000000
                               -----------------------------------
(Risultato in Standard 754) =




(Risultato in decimale)     =___________________________________
```

4) Scrivere un programma Assembler MOTOROLA 68000 che definisca lo stack e il proprio codice rilocato a partire dalla locazione $1000.
Si assuma di avere la seguente definizione di vettore a valori interi su 16 bit:

```
            ORG     $2000
  VET       DS.W    $100
```

Scrivere un programma che riscriva i valori nel vettore, sulla stessa area di memoria occupata in precedenza, separando tutti i valori pari (scritti a partire dalla locazione $2000) da tutti i valori dispari (scritti di seguito all'ultimo valore pari).
Commentare brevemente il codice del programma e le scelte di programmazione effettuate.

MATRICOLA.....

NOME.....**COGNOME**.....

1) Realizzare potendo utilizzando solo decoder a 1 e 2 ingressi e porte OR una rete con le stesse funzionalita di un multiplexer ad un ingresso di selezione (e 2 di programmazione)

2) Realizzare, utilizzando solo porte NAND, la minima rete combinatoria in grado di sintetizzare la funzione di sottrazione tra due bit (senza tenere in conto eventuali riporti)